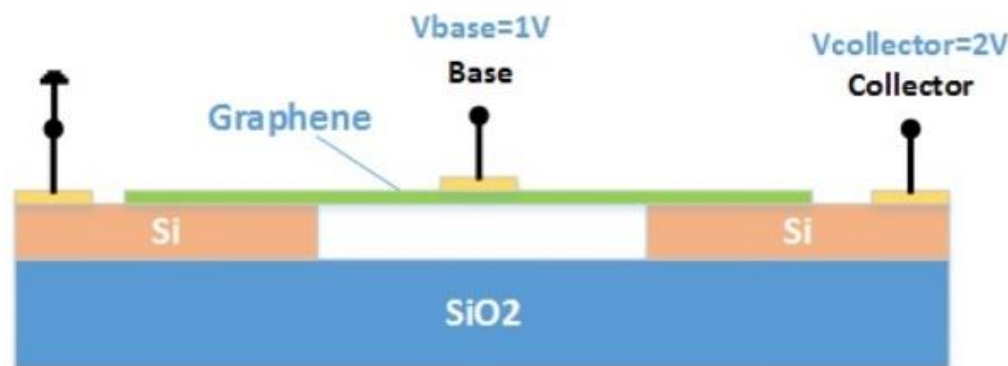


سلام.

شبیه سازی می بایست در نرم افزار **silvaco** و محیط **atlas** و به صورت سه بعدی (3D) با توجه به توضیحات پایین صورت گیرد.

۳-۳-افزاره پیشنهادی

ساختار افزاره ای که به عنوان ایده قرار است در آینده شبیه سازی شود، یک ترانزیستور دوقطبی مبتنی بر گرافن (G-BJT) می باشد که در شکل ۳-۳ نشان داده شده است. در این ساختار با توجه به آنکه گرافن شکاف باند انرژی ندارد، لذا یک شبه فلز می باشد. همانگونه که در شکل ۳-۳ مشاهده می شود این ساختار یک نوع ترانزیستور دوقطبی می باشد با این تفاوت که به جای دو پیوند p-n، از دو دیود شاتکی که در بایاس مخالف هم کار می کنند، تشکیل شده است. که در هر دوی این دیود های شاتکی، گرافن در نقش فلز و Si در نقش نیم رسانا می باشد. در این ساختار گرافن در نقش بیس ترانزیستور می باشد و Si در نقش کلکتور و امیتر. و می توان از ورقه طلا به عنوان الکتروود هر سه پایه استفاده نمود.



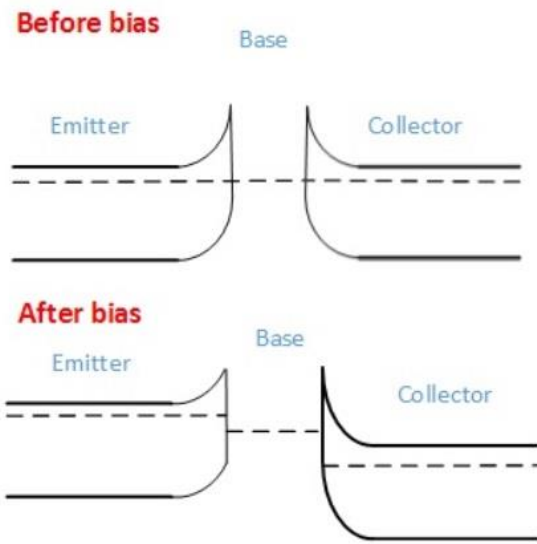
شکل ۳-۳: ساختار افزاره G-BJT ایده پیشنهادی

برای این شبیه سازی **si** را از نوع **p** و با دوپینگ 10^{16} در نظر بگیرید.

۳-۳-۱-بایاسینگ افزاره موجود در ایده پیشنهادی

همان گونه که در شکل ۳-۴ نشان داده شده است در افزاره پیشنهادی دو اتصال شاتکی وجود داد که در قبل از اعمال ولتاژ بایاس سطح تراز فرمی در سمت گرافن و سیلیسیم یکسان می باشد اصطلاحاً حالت تعادل برقرار است اما اگر یک ولتاژ بایاس بگونه ای اعمال شود که دیود شاتکی بیس-امیتر در گرایش مستقیم قرار گیرد و دیود شاتکی بیس-کلکتور نیز با اعمال ولتاژ منفی در بایاس معکوس قرار می گیرد که همان گونه که در شکل ۳-۴ نشان داده شده است، برای نمونه اگر $V_B = 1\text{ V}$ و $V_E = 0\text{ V}$ و $V_C = 2\text{ V}$ باشد، این اتفاق خواهد افتاد (این ولتاژ ها کاملاً فرضی هستند). در حالتی که دیود شاتکی بیس-امیتر در حالت گرایش مستقیم قرار گیرد، ارتفاع سد پتانسیل کاهش یافته و الکترون ها از امیتر به سمت بیس نفوذ می یابند و در گرایش معکوسی که در سمت بیس کلکتور به وجود آمده، توسط سد پتانسیل شاتکی بیس-کلکتور به دام خواهند افتاد. اما نکته ای که در این شبیه سازی مهم است این است که فاصله امیتر و کلکتور، یا به بیانی عرض بیس، باید از mean free path حامل ها در گرافن کمتر باشد تا انتقال حامل ها از بیس بصورت بالستیک (بدون مقاومت) انجام شود و سرعت قطعه زیاد شود. البته این به این معنی نیست که عرض بیس خیلی کوچک در نظر گرفته شود، زیرا mean free path در گرافن زیاد و در حد چند میکرون است. برای گرافن باید new material در کد سیلواکو تعریف شود. شما باید mean free path را در کد، برای گرافن تعریف کنید و عرض بیس را از آن کمتر طراحی کنید mean free path . ممکن است با اسامی دیگری در کد تعریف شود. باید خودتان سرچ کنید در user manual نرم افزار و پیدا کنید.

و خروجی ای که قرار است در این شبیه سازی با توجه به توضیحات بالا بدست آید این است که: ۱- نمای سه بعدی ساختاری که در شکل بالا توضیح داده شده است و ۲- نمودار باند دیاگرام افزاره مطابق شکل زیر در حالت بایاسینگ افزاره همچنین تا جایی که امکان دارد مقیاس ها در این افزاره بسیار کوچک و در مقیاس نانومتری یا حداکثر چند ده نانومتری باشد. برای این شبیه سازی si را از نوع p و با دوپینگ 10^{16} در نظر بگیرید.



شکل ۳-۴: نمودار دیاگرام باند در افزاره G-BJT پیشنهادی در قبل و بعد از بایاس